



①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

⑫ **Offenlegungsschrift**
⑩ **DE 198 19 505 A 1**

⑤1 Int. Cl.⁶:
G 06 F 19/00
G 06 F 3/05

②1 Aktenzeichen: 198 19 505.2
②2 Anmeldetag: 30. 4. 98
④3 Offenlegungstag: 4. 11. 99

DE 198 19 505 A 1

⑦1 Anmelder:
Alcatel, Paris, FR

⑦4 Vertreter:
Patentanwälte U. Knecht und Kollegen, 70435
Stuttgart

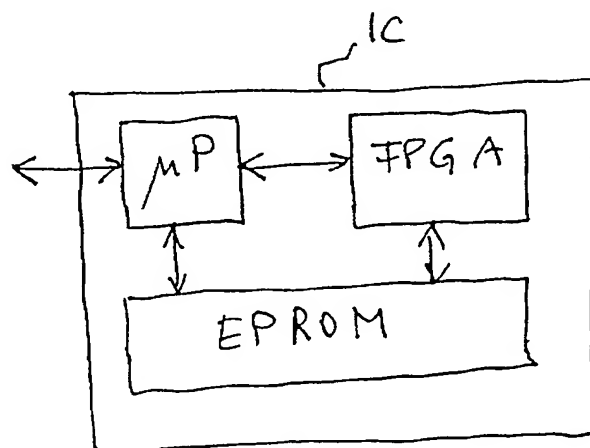
⑦2 Erfinder:
Brodbeck, Lothar, Dipl.-Ing., 71034 Böblingen, DE

⑤6 Für die Beurteilung der Patentfähigkeit in Betracht
zu ziehende Druckschriften:
US 56 00 845 A
JP Patents Abstracts of Japan:
5-233844 A., P-1664, Dec. 20, 1993, Vol. 17, No. 696;
08316329 A;

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

⑤4 Integrierte Schaltung

⑤7 Die erfinderische integrierte Schaltung (IC) ist insbesondere dadurch gekennzeichnet, daß sie eine Kombination eines nicht reprogrammierbaren Prozessors (μ P) und einem reprogrammierbaren Block (FPGA) aufweist. Durch die Kombination werden zwei entscheidende Vorteile erzielt: Zum einen kann ein Standard-Mikroprozessor eingesetzt werden, der die Grundfunktionen der integrierten Schaltung übernimmt und hinsichtlich der benötigten Chipfläche optimiert ist. Zum anderen kann als reprogrammierbarer Block (FPGA) ein CPLD oder ein FPGA verwendet werden, die jeweils nach den Kundenwünschen programmiert und reprogrammiert werden können. Es steht somit eine universelle integrierte Schaltung (IC) zur Verfügung, die unabhängig von ihrer späteren Verwendung einmal hergestellt wird und fortlaufend reprogrammiert wiederholt für eine Vielzahl von unterschiedlichen kundenspezifischen Wünschen einsetzbar ist. Ein Kunde spart damit eine teure ASIC Entwicklung und Fertigung. Er kann sich universelle integrierte Schaltungen (IC) "von der Stange" auf Vorrat kaufen und nach Bedarf in seinen Systemen nach entsprechender Programmierung einsetzen. Die universelle Schaltung (IC) kann sogar wiederverwendet werden, indem sie einfach aus dem bisherigen System ausgebaut, reprogrammiert und in ein neues System eingesetzt wird. Die erspart Kosten und reduziert elektronischen Müll.



DE 198 19 505 A 1

Die Erfindung bezieht sich auf eine integrierte Schaltung gemäß dem Oberbegriff des Patentanspruchs 1.

Integrierte Schaltungen werden oftmals als kundenspezifische integrierte Schaltungen hergestellt, sog. ASICs; ASIC = Application Specific Integrated Circuit. Ein ASIC ist ein maskenprogrammierter Baustein, der nicht reprogrammierbar ist. Die spezifische Funktion wird in Siliziumtechnik durch Belichtung hergestellt. ASICs bieten die Möglichkeit analoge und digitale Schaltkreise auf einem Baustein unterzubringen. Üblicherweise sind ASICs aus einem Mikroprozessor zur Durchführung von Prozessen, insbesondere Rechenoperationen und einer kundenspezifischen logischen Schaltung zur Durchführung von kundenspezifischen Operationen aufgebaut. Zur Veränderung der Funktionalität eines ASICs bedarf es eines Redesigns oder eines komplett neuen Designs. Jedes Redesign und jedes neue Design sowie die anschließende Fertigung des veränderten ASICs sind kosten- und zeitintensiv, da neue Masken hergestellt werden müssen und jeweils ein komplexer Herstellungsprozess durchlaufen werden muß. Zudem können bei jedem neuen Design/Redesign neue Fehlerquellen auftreten, z. B. Synchronisations-, Latching- oder Interferenzprobleme.

Alternativ können ASICs auch aus reprogrammierbaren Blöcken aufgebaut werden. In der Zeitschrift Elektronik 14/1997, Seiten 64 bis 75 sind Grundlagen und Einsatzmöglichkeiten moderner CPLDs und FPGAs beschrieben: CPLD = Complex Programmable Logic Device, FPGA = Field Programmable Gate Array. CPLDs und FPGAs werden einmal gefertigt und können dann von außerhalb der integrierten Schaltung ohne Hardwareveränderung und ohne Redesign programmiert sowie reprogrammiert werden. Mittels CPLDs und FPGAs können kundenspezifische Schaltungen aufgebaut werden, indem die CPLDs bzw. FPGAs entsprechend den Kundenwünschen programmiert werden. Heutzutage haben allerdings kundenspezifische Schaltungen eine Komplexität erlangt, die mindestens einen Mikroprozessor und weitere logische Bausteine erfordert. Ein Mikroprozessor läßt sich zwar auch in ein CPLD oder ein FPGA programmieren, doch sind weder CPLD noch FPGA von ihrer Struktur her für eine solche Programmierung ausgelegt und optimiert. Die Integration einer Mikroprozessorfunktionalität in ein CPLD oder ein FPGA verschwendet viel Chipfläche, die dann nicht mehr für die Integration der erforderlichen kundenspezifischen logischen Schaltkreise zur Verfügung steht.

Aufgabe der Erfindung ist es daher eine integrierte Schaltung zu schaffen, die die Nachteile des Standes der Technik überwindet und auf einfache Art und Weise die Herstellung von kundenspezifischen Schaltungen ermöglicht.

Gelöst wird diese Aufgabe durch eine integrierte Schaltung gemäß dem Patentanspruch 1. Diese integrierte Schaltung ist insbesondere dadurch gekennzeichnet, daß sie eine Kombination eines nicht reprogrammierbaren Prozessors und einem reprogrammierbaren Block aufweist. Durch die Kombination werden zwei entscheidende Vorteile erzielt: Zum einen kann ein Standard-Mikroprozessor eingesetzt werden, der die Grundfunktionen der integrierten Schaltung übernimmt und hinsichtlich der benötigten Chipfläche optimiert ist. Zum anderen kann als reprogrammierbarer Block ein CPLD oder ein FPGA verwendet werden, die jeweils nach den Kundenwünschen programmiert und reprogrammiert werden können. Es steht somit eine universelle integrierte Schaltung zur Verfügung, die unabhängig von ihrer späteren Verwendung einmal hergestellt wird und, fortlaufend reprogrammiert, wiederholt für eine Vielzahl von unterschiedlichen kundenspezifischen Wünschen einsetzbar

ist. Einem Kunden kann somit eine integrierte Schaltung angeboten werden, die hinsichtlich benötigter Chipfläche optimiert ist und bei der jegliche Fehlerquellen, wie z. B. Synchronisations-, Latching- oder Interferenzprobleme ausgeschaltet wurden. Die einmal konzipierte und realisierte erfindungsgemäße integrierte Schaltung kann vom Kunden selbst programmiert und reprogrammiert werden. Der Kunde spart damit eine teure ASIC Entwicklung und Fertigung. Er kann sich universelle integrierte Schaltungen "von der Stange" auf Vorrat kaufen und nach Bedarf in seinen Systemen nach entsprechender Programmierung einsetzen. Die universelle Schaltung kann sogar wiederverwendet werden, indem sie einfach aus den bisherigen System ausgebaut, reprogrammiert und in ein neues System eingesetzt wird. Die erspart Kosten und reduziert elektronischen Müll. Vorteilhaft Ausgestaltungen der Erfindung sind in den abhängigen Ansprüchen angegeben.

Fünf Ausführungsbeispiele der Erfindung werden im folgenden unter Zuhilfenahme der Fig. 1 bis 5 erläutert. Es zeigen:

Fig. 1 eine schematische Darstellung eines ersten Ausführungsbeispiels einer erfindungsgemäßen integrierten Schaltung,

Fig. 2 eine schematische Darstellung eines zweiten Ausführungsbeispiels einer erfindungsgemäßen integrierten Schaltung,

Fig. 3 eine schematische Darstellung eines dritten Ausführungsbeispiels einer erfindungsgemäßen integrierten Schaltung,

Fig. 4 eine schematische Darstellung eines vierten Ausführungsbeispiels einer erfindungsgemäßen integrierten Schaltung und

Fig. 5 eine schematische Darstellung eines fünften Ausführungsbeispiels einer erfindungsgemäßen integrierten Schaltung.

Das erste Ausführungsbeispiel wird nachfolgend unter Zuhilfenahme von Fig. 1 erläutert. Fig. 1 zeigt eine schematische Darstellung einer erfindungsgemäßen integrierten Schaltung IC. Die integrierte Schaltung IC ist eine universelle, reprogrammierbare Schaltung, die in allen Bereichen, insbesondere der Telekommunikation einsetzbar ist. Einsatzgebiete sind z. B. Steuerungschip in einem digitalen Telefon (ISDN Terminal oder Mobilfunk Terminal) oder Steuerungschip für die Autoelektronik, usw. Die integrierte Schaltung IC kann z. B. als kundenspezifische Schaltung direkt vom Hersteller oder vom Endkunden selbst programmiert und ggf. reprogrammiert werden.

Die integrierte Schaltung IC beinhaltet einen maskenprogrammierten, nicht reprogrammierbaren Prozessor μP zur Durchführung von Prozessen, insbesondere von Rechenoperationen, und einen reprogrammierbaren Block FPGA, der mit dem Prozessor μP verbunden ist und derart programmierbar ist, daß spezielle logische Schaltkreise realisierbar sind, die zur Durchführung von Operationen dienen, die vom Prozessor μP nicht wahrgenommen werden.

Der Prozessor μP stellt die Grundfunktionen zur Verfügung. In den reprogrammierbaren Block FPGA, auf den der Prozessor μP zugreift, werden kundenspezifische logische Schaltkreise integriert. Für jeden Endkunden bleibt die Funktionalität des Prozessors μP gleich, während die Funktionalität des reprogrammierbaren Blocks FPGA in der Regel für jeden Endkunden unterschiedlich ist und auf die jeweiligen Anforderungen des Endkunden zugeschnitten ist. Der Prozessor μP ist ein Standard Prozessor, der eine vorgegebene Verarbeitungsgeschwindigkeit besitzt und eine vorgegebene Chipfläche benötigt. Ein solcher Prozessor μP ist aufgrund der bereits ausgereiften Technologie leicht herzustellen. Es können keine unerwarteten Fehlerquellen auftreten.

ten, so daß die Fertigung eine hohe Ausbeute liefert. Der reprogrammierbare Block FPGA ist ebenfalls aus Standard Elementen aufgebaut, z. B. logische Gatter, die über Matrixverbindungen miteinander verknüpft sind. Die benötigte Chipfläche ist abhängig von der erforderlichen Komplexität. Ein solcher reprogrammierbarer Block FPGA ist ebenfalls aufgrund der bereits ausgereiften Technologie leicht herzustellen. Es können ferner ebenfalls keine unerwarteten Fehlerquellen auftreten, so daß die Fertigung eine hohe Ausbeute liefert. Die integrierte Schaltung IC ist somit eine erfinderische Kombination einzeln bekannter Blöcke, Prozessor μP + reprogrammierbarer Block FPGA, die eine stabile, universell einsetzbare und wiederverwendbare integrierte Schaltung zur Verfügung stellt.

Der reprogrammierbare Block FPGA ist als CPLD oder als FPGA ausgeführt; CPLD = Complex Programmable Logic Device, FPGA = Field Programmable Gate Array. Abhängig von den Anforderungen der Endkunden an die Komplexität der integrierten Schaltung IC können CPLDs oder FPGAs verwendet werden. Der reprogrammierbare Block FPGA ist alternativ aus Makrozellen aufgebaut.

Der Prozessor μP ist als Mikroprozessor oder als digitaler Signalprozessor ausgeführt. Der Prozessor μP ist hinsichtlich seiner benötigten Chipfläche optimiert. Der Prozessor μP ist somit insbesondere nicht aus einem FPGA oder einem CPLD aufgebaut. Letztere Realisierungsmöglichkeiten sind für den strukturellen Aufbau der Prozessors ungeeignet und würden nur unnötig Chipfläche verschwenden.

Der reprogrammierbare Block FPGA weist eine externe Schnittstelle auf, über die der reprogrammierbare Block FPGA programmierbar ist. Die externe Schnittstelle ist mit dem Prozessor μP verbunden, um den reprogrammierbaren Block FPGA über den Prozessor μP zu programmieren. Die integrierte Schaltung IC hat somit nur eine Schnittstelle, die von außen zugänglich ist. Über diese eine Schnittstelle werden sowohl die zu bearbeitenden Daten in den Prozessor μP geschrieben, die bearbeiteten Daten aus dem Prozessor μP ausgelesen sowie die Programmierung/Reprogrammierung des reprogrammierbaren Blocks FPGA durchgeführt. Im Prozessor μP wird zu diesem Zweck ein Programmiermodus eingerichtet, der ausschließlich für die Programmierung reserviert ist. Z.B. kann im Kopfteil eines Protokolls ein Abschnitt vorgesehen werden, der eine spezielle Kennung aufweist, die den Normalmodus oder den Programmiermodus angibt. Im einfachsten Fall ist dies ein Bit, das durch eine logische Eins den Normalmodus (= Datenverarbeitung) und durch eine logische Null den Programmiermodus angibt. Dieses Bit wird vom Prozessor μP überwacht und ausgewertet, so daß der Prozessor μP weiß, ob die nachfolgenden Signale zu bearbeitende Daten oder Programmiersignale sind.

Das zweite Ausführungsbeispiel wird nachfolgend unter Zuhilfenahme von Fig. 2 erläutert. Fig. 2 zeigt eine schematische Darstellung einer erfindungsgemäßen integrierten Schaltung IC. Die integrierte Schaltung IC entspricht von ihrem Aufbau und ihrer Funktionalität der integrierten Schaltung aus Fig. 1 mit dem Unterschied, daß der reprogrammierbare Block FPGA zur Programmierung eine externe Schnittstelle aufweist, die von außerhalb der integrierten Schaltung IC zugänglich ist, um den reprogrammierbaren Block FPGA von außerhalb der integrierten Schaltung IC zu programmieren. Dies hat den Vorteil, daß für die Datenverarbeitung ein Standard Protokoll verwendet werden kann und für die Programmierung kein Programmiermodus zur Verfügung gestellt werden muß. Die Programmierung des reprogrammierbaren Blocks FPGA erfolgt nicht über die Datenschnittstelle, sondern über eine separate Programmierschnittstelle.

Das dritte Ausführungsbeispiel wird nachfolgend unter

Zuhilfenahme von Fig. 3 erläutert. Fig. 3 zeigt eine schematische Darstellung einer erfindungsgemäßen integrierten Schaltung IC. Die integrierte Schaltung IC entspricht von ihrem Aufbau und ihrer Funktionalität der integrierten Schaltung aus Fig. 1 mit dem Unterschied, daß die integrierte Schaltung IC mindestens einen weiteren reprogrammierbaren Block FPGA aufweist, z. B. insgesamt drei reprogrammierbare Blöcke FPGA1, FPGA2, FPGA3, um mindestens zwei reprogrammierbare Blöcke mit unterschiedlichen logischen Schaltkreisen zu realisieren, die zur Durchführung von unterschiedlichen Operationen dienen. Eine solche Schaltung IC ist noch flexibler einsetzbar, da sie zum einen mehr Komplexität auf einem Chip vereint und zum anderen unterschiedliche reprogrammierbare Blöcke beinhalten kann, z. B. ein FPGA, ein CPLD und ein Feld von Makrozellen, wodurch die integrierte Schaltung für eine Vielzahl von Anwendungen verschiedener Endkunden verwendet werden kann. Die einzelnen reprogrammierbaren Blöcke FPGA1, FPGA2, FPGA3 sind über den Prozessor μP programmierbar. Alternativ ist vorgesehen sie über mindestens eine separate Programmierschnittstelle zu programmieren.

Das vierte Ausführungsbeispiel wird nachfolgend unter Zuhilfenahme von Fig. 4 erläutert. Fig. 4 zeigt eine schematische Darstellung einer erfindungsgemäßen integrierten Schaltung IC. Die integrierte Schaltung IC entspricht von ihrem Aufbau und ihrer Funktionalität der integrierten Schaltung aus Fig. 1 mit dem Unterschied, daß die integrierte Schaltung IC eine externe Schnittstelle zum Empfang von analogen Eingangssignalen von außerhalb der integrierten Schaltung IC beinhaltet. Der Prozessor μP ist als digitaler Prozessor zur Bearbeitung von digitalen Daten ausgeführt. Die integrierte Schaltung IC beinhaltet mindestens einen Analog/Digital Umsetzer A/D, um analoge Eingangssignale in digitale Signale umzusetzen und anschließend dem Prozessor μP zur weiteren Bearbeitung zuzuleiten. Physikalische Meßgrößen z. B. sind analoge Signale. Sollen solche analogen Signale von der integrierten Schaltung IC bearbeitet werden, so erfordert dies eine Umsetzung in digitale Signale. Dies wird durch den Analog/Digital Umsetzer erreicht. Vorteilhaft wirkt sich aus, daß bei einer digitalen Bearbeitung weniger Fehler auftreten als bei einer analogen Bearbeitung. Sollen die Ausgangssignale ebenfalls analog vorliegen, z. B. um analoge Meßinstrumente anzusteuern, so wird zusätzlich ein Digital/Analog-Umsetzer integriert, der die digitalen Ausgangssignale des digitalen Prozessors in analoge Signale umsetzt, die aus dem Chip geleitet werden. Der Analog/Digital Umsetzer und/oder der Digital/Analog-Umsetzer können sowohl in der integrierten Schaltung aus Fig. 2 als auch in derjenigen aus Fig. 3 verwendet werden.

Das fünfte Ausführungsbeispiel wird nachfolgend unter Zuhilfenahme von Fig. 5 erläutert. Fig. 5 zeigt eine schematische Darstellung einer erfindungsgemäßen integrierten Schaltung IC. Die integrierte Schaltung IC entspricht von ihrem Aufbau und ihrer Funktionalität der integrierten Schaltung aus Fig. 1 mit dem Unterschied, daß die integrierte Schaltung IC mindestens einen reprogrammierbaren Speicher EPROM beinhaltet, um mindestens ein spezielles Softwareprogramm abzuspeichern, auf das der Prozessor μP und/oder der reprogrammierbare Block FPGA zugreifen können. Neben der Programmierung des reprogrammierbaren Blocks FPGA entsteht nun ein zweiter Freiheitsgrad, der vom Endkunden beeinflussbar ist. Der reprogrammierbare Speicher EPROM ist z. B. ein RAM, ein EPROM, ein EEPROM oder ein Flash. Der Endkunde kann nicht nur die Hardwarefunktionalität verändern (durch Programmierung des reprogrammierbaren Chips nach seinen Anforderungen), sondern zusätzlich auch noch die Softwarefunktionali-

tät; durch Einspeisung einer speziell von ihm entwickelten Software, die seinen Anforderungen entspricht. Die Flexibilität der integrierten Schaltung IC wird somit noch einmal erhöht. Der reprogrammierbare Speicher EPROM kann in jeder integrierten Schaltung aus Fig. 2 bis 4 verwendet werden. Somit steht eine universelle integrierte Schaltung IC zur Verfügung, die Basisfunktionen (Prozessor) bereits vorgefertigt auf dem Chip enthält. Dieses Basisfunktionen werden von jedem Endkunden benötigt und sind deshalb hinsichtlich Chipfläche optimiert. Des weiteren enthält die integrierte Schaltung IC sowohl hardwaremäßig als auch softwaremäßig veränderliche Blöcke (FPGA+EPROM), die es jedem Endkunden erlauben mit einfachsten Programmierkenntnissen seine spezifische Anwendung zu integrieren, also sowohl hardwaremäßig logische Schaltkreise aufzubauen als auch softwaremäßig spezielle Programme zu integrieren. Und dies mit ein und derselben Hardware, die einmal entworfen in hoher Stückzahl und mit einer sehr geringen Ausfallquote einer Vielzahl von Kunden zur Verfügung steht und zudem wiederverwendet werden kann durch einfache Reprogrammierung oder Einspeisung neuer Software.

Patentansprüche

1. Integrierte Schaltung (IC) beinhaltend einen maskenprogrammierten, nicht reprogrammierbaren Prozessor (μ P) zur Durchführung von Prozessen, insbesondere von Rechenoperationen, **dadurch gekennzeichnet**, daß die integrierte Schaltung (IC) einen reprogrammierbaren Block (FPGA) beinhaltet, der mit dem Prozessor (μ P) verbunden ist und derart programmierbar ist, daß spezielle logische Schaltkreise realisierbar sind, die zur Durchführung von Operationen dienen, die vom Prozessor (μ P) nicht wahrgenommen werden.
2. Integrierte Schaltung (IC) nach Anspruch 1, dadurch gekennzeichnet, daß der reprogrammierbare Block (FPGA) als CPLD oder als FPGA ausgeführt ist.
3. Integrierte Schaltung (IC) nach Anspruch 1, dadurch gekennzeichnet, daß der reprogrammierbare Block (FPGA) aus Makrozellen aufgebaut ist.
4. Integrierte Schaltung (IC) nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß der Prozessor (μ P) als Mikroprozessor oder als digitaler Signalprozessor ausgeführt ist.
5. Integrierte Schaltung (IC) nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß der Prozessor (μ P) hinsichtlich benötigter Chipfläche optimiert ist.
6. Integrierte Schaltung (IC) nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß der reprogrammierbare Block (FPGA) eine externe Schnittstelle aufweist, über die der reprogrammierbare Block (FPGA) programmierbar ist, und daß die externe Schnittstelle mit dem Prozessor (μ P) verbunden ist, um den reprogrammierbaren Block (FPGA) über den Prozessor (μ P) zu programmieren.
7. Integrierte Schaltung (IC) nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß der reprogrammierbare Block (FPGA) eine externe Schnittstelle aufweist, über die der reprogrammierbare Block (FPGA) programmierbar ist, und daß die externe Schnittstelle von außerhalb der integrierten Schaltung (IC) zugänglich ist, um den reprogrammierbaren Block (FPGA) von außerhalb der integrierten Schaltung (IC) zu programmieren.
8. Integrierte Schaltung (IC) nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, daß die integrierte Schaltung (IC) mindestens einen weiteren reprogram-

mierbaren Block (FPGA) aufweist, um mindestens zwei reprogrammierbare Blöcke mit unterschiedlichen logischen Schaltkreisen zu realisieren, die zur Durchführung von unterschiedlichen Operationen dienen.

9. Integrierte Schaltung (IC) nach einem der Ansprüche 1 bis 8, dadurch gekennzeichnet, daß die integrierte Schaltung (IC) eine externe Schnittstelle zum Empfang von analogen Eingangssignalen von außerhalb der integrierten Schaltung (IC) beinhaltet, daß der Prozessor (μ P) als digitaler Prozessor zur Bearbeitung von digitalen Daten ausgeführt ist, und daß die integrierte Schaltung (IC) mindestens einen Analog/Digital Umsetzer (A/D) beinhaltet, um analoge Eingangssignale in digitale Signale umzusetzen und anschließend dem Prozessor (μ P) zur weiteren Bearbeitung zuzuleiten.

10. Integrierte Schaltung (IC) nach einem der Ansprüche 1 bis 9, dadurch gekennzeichnet, daß die integrierte Schaltung (IC) mindestens einen reprogrammierbaren Speicher beinhaltet, um mindestens ein spezielles Softwareprogramm abzuspeichern, auf das der Prozessor (μ P) und/oder der reprogrammierbare Block (FPGA) zugreifen können.

Hierzu 2 Seite(n) Zeichnungen

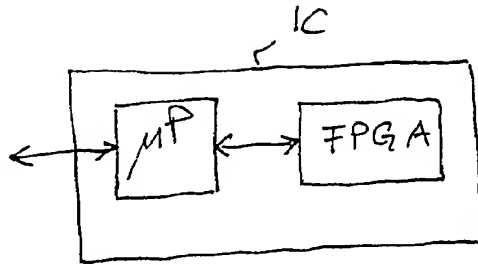


Fig. 1

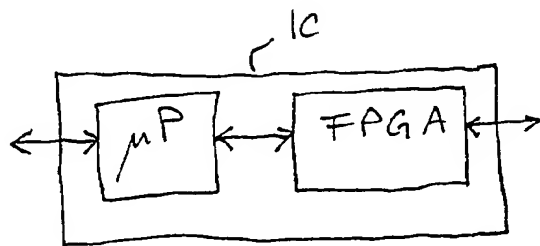


Fig. 2

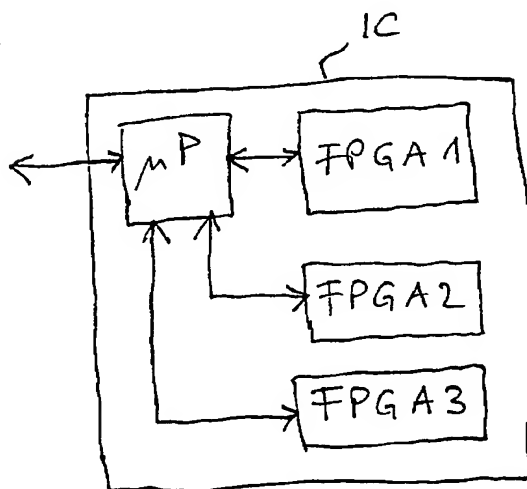


Fig. 3

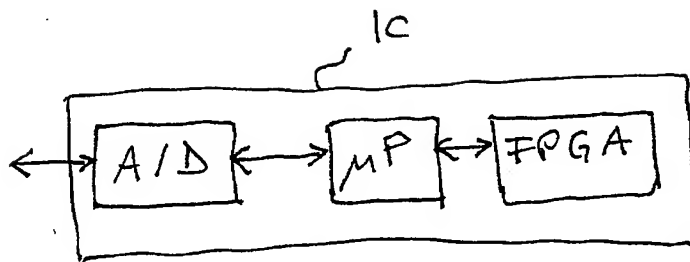


Fig. 4

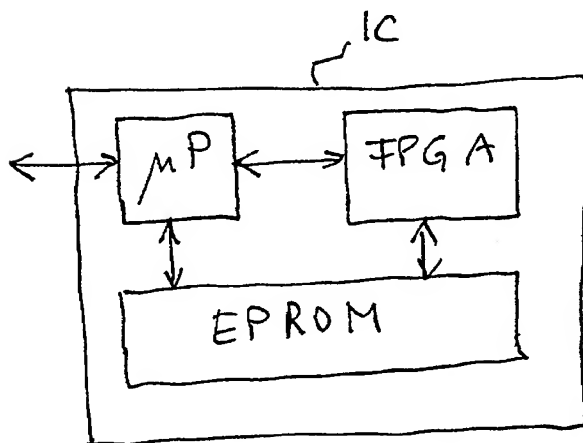


Fig. 5